

Inhalt

1	KAPITEL: EINFÜHRUNG	1
1.1	Motivation	1
1.2	Ziel und Aufbau der Arbeit	3
2	KAPITEL: GRUNDLAGEN DER ALGAN/GAN-HEMTS	5
2.1	Materialeigenschaften von GaN und AlGaN/GaN Heterostruktur	5
2.1.1	<i>GaN Kristallstruktur und ihre Eigenschaften</i>	6
2.1.2	<i>2DEG in der AlGaN/GaN Heterostruktur</i>	7
2.1.2.1	Polarisationseffekte und 2DEG	7
2.1.2.2	Transporteigenschaften in einer AlGaN/GaN HEMT Struktur	10
2.1.3	<i>Thermische Materialeigenschaften</i>	11
2.2	AlGaN/GaN HEMT: Aufbau, Funktion und typische Kennlinien	12
2.2.1	<i>AlGaN/GaN HEMT Funktion</i>	12
2.2.1.1	Selbstleitender Schottky-Gate AlGaN/GaN HEMT	12
2.2.1.2	Selbstsperrender p-GaN-Gate AlGaN/GaN HEMT	13
2.2.2	<i>AlGaN/GaN HEMT Aufbau</i>	14
2.2.3	<i>Typischen Parameter und Kennlinien</i>	19
2.2.3.1	Statisch	19
2.2.3.2	Dynamisch	20
3	KAPITEL: DESIGNKONZEPT FÜR LE-TRANSISTOREN	23
3.1	Grundlagen des Designs	24
3.2	Anforderungen an GaN-Transistoren für die Leistungselektronikanwendungen	25
3.3	Designkonzept der GaN-Transistoren für Leistungselektronikanwendungen	25
3.3.1	<i>Ist- Soll-Vergleich</i>	26
3.3.2	<i>Eingrenzung der Optimierungsmaßnahmen</i>	28
3.3.3	<i>Detaillierte Bewertung des Einflusses der Transistorparameter auf Kenngrößen</i>	29
4	KAPITEL: PROZESSDetails UND MESSMETHODEN	32
4.1	Herstellung der Transistoren und Teststrukturen	32
4.1.1	<i>Epitaxie</i>	32
4.1.2	<i>Frontend-Prozesse</i>	32
4.1.2.1	Schottky-Gate-Technologie	33
4.1.2.2	p-GaN-Gate Technologie	35
4.1.2.3	Prozess zur Herstellung der Teststrukturen für vertikalen Leckstrom (GET)	37
4.1.3	<i>Back-End Prozesse</i>	38
4.2	Elektrische Charakterisierung	38
4.2.1	<i>In-Prozess Charakterisierung</i>	38
4.2.2	<i>On-state on-Wafer DC Charakterisierung</i>	39

4.2.3	<i>Off-state on-Wafer Charakterisierung von Durchbruchfestigkeit und vertikalem Leckstrom</i>	39
5	KAPITEL: DESIGN FÜR HOHE SPANNUNG	41
5.1	AlGaIn/GaN HEMT im gesperrten Zustand	41
5.1.1	<i>Durchbruchmechanismus in AlGaIn/GaN HEMTs</i>	41
5.1.2	<i>Leckströme im gesperrten Transistor auf leitendem Substrat</i>	44
5.1.2.1	Untersuchung der Leckströme bei potenzialfreiem und geerdetem Substrat	45
5.1.2.2	Vergleich der vertikalen und lateralen Leckströme	48
5.1.2.3	Diskussion der Leckströme im Transistor	51
5.1.3	<i>Vertikaler Leckstrom zum leitenden Substrat</i>	52
5.1.3.1	GET-Prozess	53
5.1.3.2	DOE für die Charakterisierung des vertikalen Leckstroms	53
5.1.3.3	Einfluss der Puffer-Zusammensetzung und der Puffer-Dotierung auf den vertikalen Leckstrom und die Durchbruchfestigkeit	54
5.1.3.4	Einfluss der Pufferdicke auf den vertikalen Leckstrom und die Durchbruchfestigkeit	67
5.1.3.5	Einfluss der Substratleitfähigkeit auf den vertikalen Leckstrom und die Durchbruchfestigkeit	69
5.1.3.6	Ar-Implantation des Substrats für Erhöhung der Durchbruchfestigkeit ..	72
5.1.3.7	Einfluss der Art des Metallkontakts auf den vertikalen Leckstrom und die Durchbruchfestigkeit	74
5.1.3.8	Vertikaler Leckstrom - Zusammenfassung	79
5.2	Designoptimierung für hohe Durchbruchfestigkeit.....	81
5.2.1	<i>Konzept</i>	81
5.2.1.1	Reduktion der ohmschen Kontaktfläche	82
5.2.1.2	BCB als Isolator im Transistor	83
5.2.2	<i>Test-Transistoren mit optimiertem Design</i>	84
5.3	Zusammenfassung des Kapitels 5	87
6	KAPITEL: DESIGN FÜR NIEDRIGEN R_{ON} UND HOHE STROMTRAGFÄHIGKEIT	89
6.1	Thermische Effekte im AlGaIn/GaN HEMT	90
6.1.1	<i>Wärmequelle im AlGaIn/GaN HEMT</i>	90
6.1.2	<i>Wärmetransport im AlGaIn/GaN HEMT</i>	91
6.1.2.1	Wärmeübergangswiderstand	93
6.1.2.2	Wärmetransport in Abhängigkeit von Zeit	93
6.2	Elektrisch-thermische Charakterisierung des AlGaIn/GaN HEMTs	95
6.2.1	<i>Messmethoden der thermischen Charakterisierung</i>	95
6.2.2	<i>Transiente elektrisch-thermische Charakterisierung mit AURIGA Messsystem</i>	96
6.2.3	<i>Ergebnisse der Messung der Testtransistoren</i>	96
6.2.4	<i>Zusammenfassung der Messung der Testtransistoren</i>	101
6.3	Designstudie (ANSYS)	101
6.3.1	<i>Voruntersuchungen zum Modell und zu den Randbedingungen in einem großflächigen Leistungstransistor</i>	102
6.3.1.1	Wärmequelle.....	103
6.3.1.2	Einfluss des Wärmeübergangswiderstandes.....	106
6.3.1.1	Einfluss der Randbereiche des Chips	107

6.3.2	Modell und Randbedingungen für die Simulationsstudie	110
6.3.3	DOE Designstudie	112
6.3.4	Ergebnisse der Designstudie für SiC-Substrat.....	113
6.3.5	Ergebnisse der Designstudie für Si-Substrate	116
6.3.6	Ergebnisse der Designstudie der Fingerlänge.....	120
6.4	Zusammenfassung des Kapitels 6	123
7	KAPITEL: LE-TRANSISTOREN – DESIGN UND	
	CHARAKTERISIERUNG	125
7.1	Optimiertes Transistordesign.....	125
7.2	Charakterisierung der LE-Transistoren.....	128
7.2.1	On-state Charakterisierung	128
7.2.2	Off-state Charakterisierung	131
7.2.3	Thermische Charakterisierung	134
7.2.3.1	Messmethode für elektrisch-thermische Charakterisierung der Großtransistoren.....	134
7.2.3.2	Ergebnisse der elektro-thermischen Messung für große Transistoren ..	135
7.3	Zusammenfassung des Kapitels 7	138
8	KAPITEL: ZUSAMMENFASSUNG UND AUSBLICK	140
8.1	Zusammenfassung und Fazit.....	140
8.2	Ausblick.....	143
	QUELLENVERWEIS.....	144
	ABBILDUNGSVERZEICHNIS.....	147
	TABELLENVERZEICHNIS	155