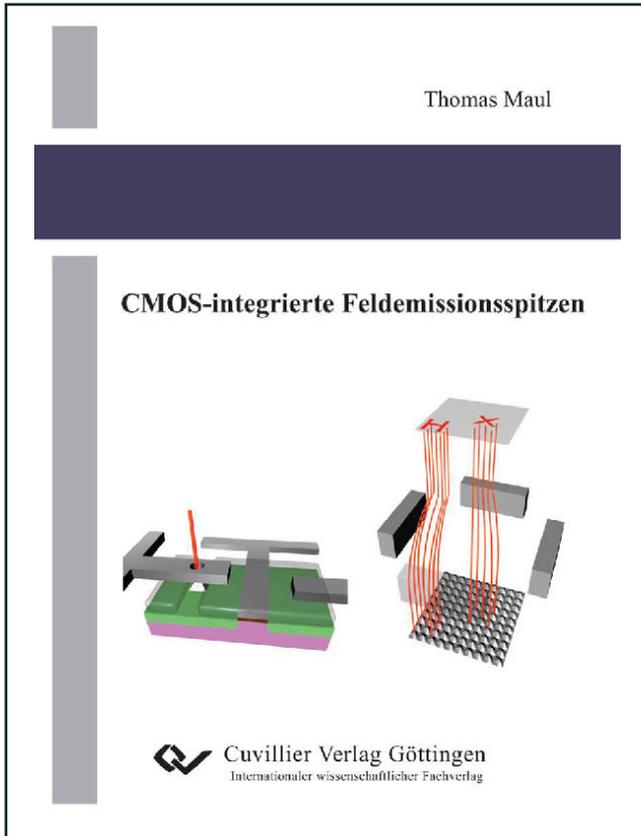




Thomas Maul (Autor)

CMOS-integrierte Feldemissionsspitzen



<https://cuvillier.de/de/shop/publications/900>

Copyright:

Cuvillier Verlag, Inhaberin Annette Jentsch-Cuvillier, Nonnenstieg 8, 37075 Göttingen,
Germany

Telefon: +49 (0)551 54724-0, E-Mail: info@cuvillier.de, Website: <https://cuvillier.de>

Inhaltsverzeichnis

Zusammenfassung	v
Inhaltsverzeichnis	viii
1 Einleitung	1
2 Feldemission	5
2.1 Klassische Feldemission	5
2.2 Feldemission aus Halbleitern	8
2.3 Einflussfaktoren	12
2.3.1 Geometrie	12
2.3.2 Äußere Einflüsse	16
2.3.3 Thermische Effekte	18
2.4 Technische Anwendung	22
3 Field Emitter Arrays	25
3.1 Ungated Field Emitter Arrays	25
3.2 Gated Field Emitter Arrays	26
3.3 Spindt-type-Emitter	27
3.4 Geätzte Emitter	28
3.5 Kohlenstoffnanoröhren und andere Emitter	30
4 Stabilisierung des Feldemissionsstroms	33
4.1 Dotierung	33
4.2 Triodenstruktur	34
4.3 Resistive Begrenzung	36
4.4 Externe Beschaltung durch MOSFETs	38
4.4.1 Funktionsweise des MOSFETs	39
4.4.2 Extern verbundene MOSFETs	41
4.4.3 MOSFET-integrierte Emitter	41
5 Steuerwirkung von MOSFETs für Feldemissionsanwendungen	49
5.1 Test-Device MOS-Kapazität	49
5.2 Funktionsweise und Aufbau	51
5.3 Simulationen	52

5.4	Technologische Umsetzung	53
5.5	Elektrische Charakterisierung	55
6	Untersuchungen an Feldemissionsspitzen	59
6.1	Funktionsweise und Aufbau	59
6.2	Simulationen	60
6.3	Ätztechniken	65
6.3.1	Anisotropes nasschemisches Ätzen	66
6.3.2	Trockenätzen	74
6.4	Abscheidung von Feldemittern	78
6.4.1	Kohlenstoffbasierte EBID-Emitter	78
6.4.2	Metallische EBID-Emitter	80
6.5	Extraktionsstrukturen	81
6.5.1	Freitragende Extraktoren	82
6.5.2	Selbstjustierende Extraktoren	90
6.6	Ermittlung des Spitzenradius	95
6.6.1	Rasterelektronenmikroskopie	95
6.6.2	Rechnerische Extraktion aus der Kennlinie	97
7	MOSFET-integrierte Feldemissionsspitzen	99
7.1	Funktionsweise und Aufbau	99
7.2	Definition des Standardprozesses	100
7.3	Simulationen	102
7.4	Technologische Varianten	106
7.5	Elektrische Charakterisierung	110
7.5.1	Extern verbundene MOSFETs	110
7.5.2	MOSFET-integrierte Emitter	111
8	Diskussion - Stärken und Schwächen der Konzepte	115
9	Ausblick	119
9.1	Technologische Weiterentwicklung	119
9.2	Praktischer Einsatz multipler Elektronenstrahlen	120
A	Masken-Layout	121
B	Simulations-Quelltext für das Emitter-Basismodell	125
	Formelzeichen und Abkürzungen	127
	Verzeichnisse	134
	Abbildungen	134
	Tabellen	135
	Literatur	137
	Danksagung	151

Kapitel 1

Einleitung

Die Halbleiterindustrie wird getrieben von der Suche nach neuen Techniken zur Miniaturisierung der Strukturgrößen ihrer integrierten Bauelemente. Schon seit Anbeginn der Erfolgsgeschichte integrierter Schaltkreise und medienwirksam festgezurr in Gordon E. Moores Beobachtungen [Moo65] sieht die Branche ihre Zukunft darin, immer mehr Funktionalität auf immer kleinerer Chipfläche unterzubringen. Doch die Möglichkeit dazu steht und fällt mit der Fähigkeit, diese Strukturen in der Größenordnung einiger Nanometer zuverlässig, in vertretbarer Zeit und möglichst preisgünstig auf der zu prozessierenden Halbleiterscheibe abbilden zu können.

Die heute übliche Vorgehensweise bedient sich optischer Lithographie mit Phasenschiebermasken und Projektionsbelichtung. Dabei wird eine Chrommaske, die die auf den Wafer aufzubringenden Strukturen typischerweise um einen Faktor 5 bis 10 vergrößert enthält, durch Laserlicht (ArF-Laser, Wellenlänge 193 nm oder F2-Laser, Wellenlänge 157 nm) über ein Linsensystem verkleinert abgebildet. Doch Beugungseffekte an den Maskenstrukturen begrenzen den zukünftigen Einsatz und lassen die Kosten für entsprechende Ausrüstung und Masken kontinuierlich steigen. Erschwerend kommt hinzu, dass nur noch wenige Materialien für kürzere Lichtwellenlängen transparent sind und so als Maskenträger in Frage kommen.

Auch wenn die Industrie optimistisch ist, noch einige Generationen mit den gewohnten Abläufen arbeiten zu können, beschäftigen sich vielerlei Forschungsarbeiten derzeit mit der Suche nach geeigneten Alternativen. Der jüngst eingeführte Weg der Immersionslithographie [Gos07] beim 45- bzw. 32 nm Technologieknoten dehnt die Verwendung konventioneller optischer Lithographie noch ein weiteres Mal aus. Nach aktuellem Stand der Technik erscheint ein vorläufiger Weg zur Lösung die Nutzung von extrem ultravioletter (EUV)-Strahlung in Verbindung mit Reflexionsmasken, wie sie für die Nutzung in der Massenfertigung ab dem 22 nm Knoten vorgesehen war [Wu07], zu sein. Ebenso erfolgversprechend zeichnet sich das Konzept der Doppelbelichtung unter verschiedenen Belichtungsbedingungen ohne zwischenzeitliche Entwicklung des Photoresists, wie beispielsweise in [Jah08] dargestellt. Auf lange Sicht scheint dagegen in der Elektronenlithographie der zukunfts-