

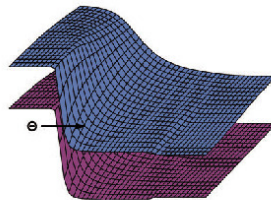
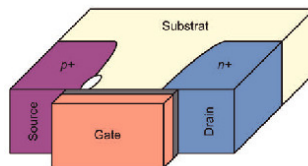


Martin Sterkel (Autor)

"Ultra-Kurzkanal Tunnel-Feldeffekt-Transistoren auf Silizium- und SOI-Substraten

Martin Sterkel

Ultra-Kurzkanal Tunnel-Feldeffekt-Transistoren auf Silizium- und SOI-Substraten



 Cuvillier Verlag Göttingen

<https://cuvillier.de/de/shop/publications/1350>

Copyright:

Cuvillier Verlag, Inhaberin Annette Jentsch-Cuvillier, Nonnenstieg 8, 37075 Göttingen, Germany
Telefon: +49 (0)551 54724-0, E-Mail: info@cuvillier.de, Website: <https://cuvillier.de>

Kapitel 1

Einleitung

Vor 60 Jahren, im Juni 1948, wurde von den *Bell Labs* der erste Transistor öffentlich demonstriert. Weniger bekannt, aber ebenso wichtig ist die Demonstration des ersten Metal-Oxide-Semiconductor (MOS) Transistors; damit wurde im Jahre 1960 der Grundstein für die moderne Informationsgesellschaft gelegt [Loj07]. Ohne diese Entdeckungen bzw. Erfindungen würde es heute die vielen elektronische Geräte, wie Taschenrechner, Personal Computer, Mobiltelefone, Internetserver, Laptops, MP3-Player und Multimediageräte, um nur einige der unzählbaren Beispiele zu nennen, in dieser Form nicht geben. Diese rasante Entwicklung der Informations-, Kommunikations- und Unterhaltungstechnologien folgt, angetrieben durch wirtschaftliche Interessen, dem Mooreschen Gesetz.

Das *Mooresche Gesetz* besagt, dass sich durch den technischen Fortschritt die Komplexität von integrierten Schaltkreisen etwa alle 18 bis 24 Monate verdoppelt. Bereits 1965 schrieb Gordon Moore in einem Artikel der Zeitschrift „*Electronics Magazine*“, dass die Dichte der Transistoren auf einer integrierten Schaltung mit der Zeit exponentiell ansteigt und sich jährlich verdoppelt [Moo65]. Erst später wurde eine detailliertere Prognose postuliert, in der G. Moore den zukünftigen Komplexitätszuwachs auch leicht nach unten korrigierte [Moo75]. Ebenso wurde beschrieben, wie der Zuwachs erreicht werden kann: Die größte Bedeutung wurde damals wie heute dem so genannten *Scaling*, also der Verkleinerung der Fläche eines Transistors, zugeschrieben.

Ob es sich beim Mooreschen Gesetz um eine geniale Prognose oder um eine sich selbst erfüllende Prophezeiung handelt spielt keine Rolle¹, das Moore'sche Gesetz ist zur Zielvorgabe der Halbleiterindustrie geworden: Dieser Fahrplan wird jedes Jahr in der *International Roadmap for Semiconductors* (ITRS)² von einem internationalen Expertengremium aktualisiert und spezifiziert. Abbildung 1.1 zeigt am Beispiel der DRAM-Dichte wie sich die exponentielle Mi-

¹Der Name Mooresches Gesetz ist durchaus irreführend, da es sich nicht um ein Gesetz handelt.

²<http://www.itrs.net/>

niaturisierung in den letzten Jahren bewahrheitet hat und wo die Prognose bzw. die Ziele der nächsten Jahre liegen.

Das Scaling wird jedoch immer aufwändiger und es wird in der Zukunft an seine physikalischen Grenzen stoßen, da eine Vielzahl von unerwünschten Effekten (z.B. Kurzkanaleffekte, quantenmechanische Effekte) die Eigenschaften der einzelnen Transistoren auf dem Chip beeinträchtigen [ITR07]:

Scaling planar bulk CMOS will face significant challenges due to the high channel doping required, band-to-band tunneling across the junction and gate-induced drain leakage (GIDL), random doping variations, and difficulty in adequately controlling short channel effects.³

Um den Fortschritt und das Wirtschaftswachstum der Halbleiterindustrie und damit auch der Elektronikindustrie zu sichern, werden Lösungen für ein kontinuierliches Scaling gesucht. Neben der Optimierung heutiger Transistoren (MOS-Feldeffekt-Transistoren, MOSFET) wird auch nach Alternativen zu diesem Bauelement gesucht.

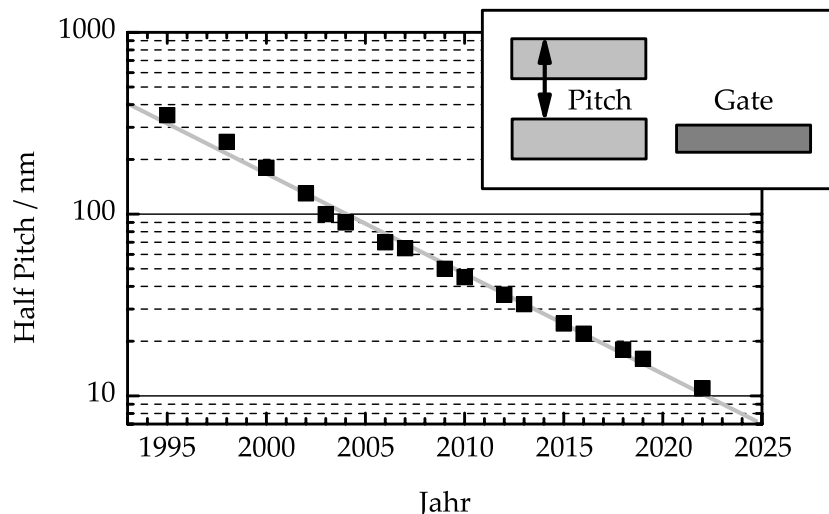


Abbildung 1.1: Entwicklungstendenz in der Halbleiterindustrie anhand des DRAM [ITR07]. Mit „Half Pitch“ wird die Hälfte der kleinst möglichen Wiederholung von Strukturen bezeichnet. Nach diesem Wert wird häufig auch der jeweilige Technologieknoten bezeichnet (z. B. 65 nm-Technologie). Die minimale Gatelänge ist noch kleiner.

Der *Tunnel-Feldeffekt-Transistor* (TFET) ist ein neuartiges Bauelement, welches den MOSFET in Zukunft ersetzen könnte. Das Grundprinzip beruht auf

³Details hierzu werden in Kapitel 2 behandelt.

der Steuerung von quantenmechanischem Tunneln, das beim MOSFET gänzlich unerwünscht ist. Aufgrund der unterschiedlichen Arbeitsweise kann der TFET deutlich stärker verkleinert werden als ein MOSFET und birgt daher großes Potential für zukünftige integrierte Schaltungen auf Halbleiterchips.

Ziel und Aufbau der Arbeit

Das Ziel dieser Arbeit ist die *experimentelle Untersuchung* des Tunnel-Feldeffekt-Transistors, sowie die Charakterisierung und Optimierung von TFETs mit ultra-kurzen Kanallängen. Um einen MOSFET-Nachfolger zu bewerten, ist es notwendig die Funktionsweise, die Eigenschaften und die Grenzen heutiger Bauelemente zu kennen. Diese Punkte werden in Kapitel 2 behandelt. Kapitel 3 stellt den Tunnel-Feldeffekt-Transistor vor: Dies beinhaltet die Erklärung der physikalischen Funktionsweise, die Optimierungsmöglichkeiten, den Vergleich mit dem MOSFET und ein Überblick über bisherige Arbeiten zum TFET.

Die technologische Durchführung dieser Arbeit wird in Kapitel 4 beschrieben. Für die Realisierung von TFETs mit kurzen Kanallängen wurde die so genannte Spacer-Gate-Technologie eingesetzt. Diese neue Herstellungsmethode wird erklärt und das notwendige Zusammenspiel zwischen den Einzelprozessen mit der gesamten Herstellung wird erläutert. Die Ergebnisse der elektrischen Charakterisierung der Spacer-Gate-TFETs werden in Kapitel 5 vorgestellt und diskutiert. Eine allgemeinere Bewertung der Spacer-Gate-Technologie wird in Kapitel 6 vorgenommen. Abschließend zeigt dieses Kapitel Ideen für zukünftige Forschungsarbeiten und gibt einen Ausblick auf mögliche Einsatzgebiete des Tunnel-Feldeffekt-Transistors.

Kapitel 2

Funktionsweise des MOSFET

In der CMOS-Technologie ist der Metal-Oxide-Semiconductor Field-Effect-Transistor (MOSFET) das wichtigste Bauelement. In diesem Kapitel wird die Arbeitsweise eines MOSFET vorgestellt. Abschnitt 2.1 erläutert das physikalische Grundprinzip eines so genannten Langkanal-MOSFET und dessen Eigenschaften bezüglich der Skalierbarkeit.

Abschnitt 2.2 behandelt den MOSFET, wenn die Schwelle vom langen zum kurzen Kanal überschritten wird. Dadurch treten Kurzkanaleffekte auf, welche die elektrischen Eigenschaften verschlechtern und den Entwurf von integrierten Schaltungen aufwändiger gestalten bzw. unmöglich machen. Probleme und mögliche Lösungsansätze werden vorgestellt.

2.1 Langkanal

Ein MOSFET besteht im Wesentlichen aus einer Metal-Oxide-Semiconductor (MOS)-Diode, welche zwischen zwei Kontakten liegt und dadurch den Stromfluss zwischen diesen beiden Kontakten steuert. Der besseren Verständlichkeit halber wird hier nur der selbst sperrende n -MOSFET beschrieben, alle Erläuterungen können aber leicht auf den dazu komplementären p -MOSFET übertragen werden.

2.1.1 MOS-Diode

In Abbildung 2.1 ist der schematische Aufbau einer MOS-Diode zu sehen. Zwischen dem Metall und dem Halbleiter kann idealerweise kein Gleichstrom fließen, es besteht aber eine kapazitive Kopplung zwischen Metall und Halbleiter. Die Kapazität des Gesamtsystems ist abhängig von der Geometrie, den verwendeten Materialien und von der angelegten Spannung. Die angelegte Spannung bestimmt auch die Ladungsverteilung innerhalb der Raumladungszone des Halbleiters.

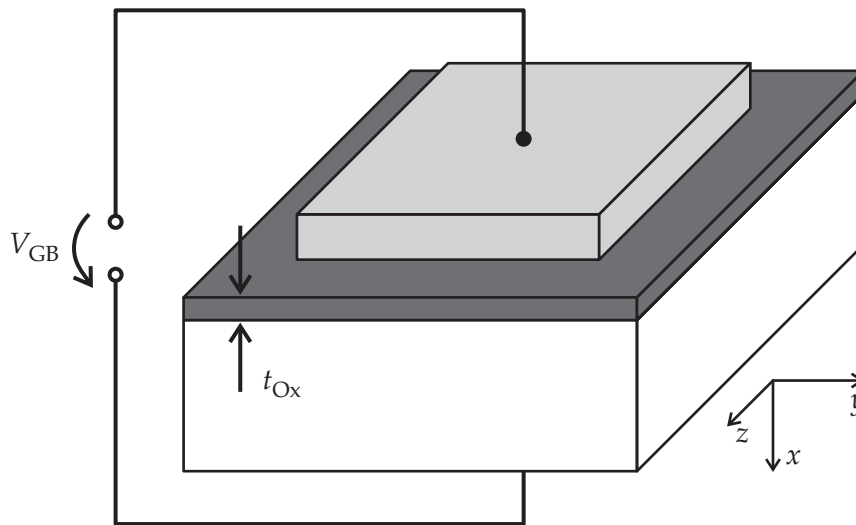


Abbildung 2.1: Schemazeichnung einer MOS Diode mit Koordinatensystem, t_{Ox} ist die Dicke des Gateoxids.

Unter Betriebsbedingungen eines MOSFET befindet sich der Halbleiter unter dem Gateoxid je nach Gate-Bulk-Spannung V_{GB} entweder in

- Verarmung
- schwacher Inversion oder
- starker Inversion.

Der Übergang von schwacher zu starker Inversion liegt per Definition vor, wenn die Bandverbiegung des Halbleiters $2\psi_{\text{B}}$ beträgt, wobei ψ_{B} der energetische Abstand des Fermi-Niveaus E_{F} vom intrinsischen Fermi-Niveau E_{i} im Halbleiter ist und durch die Dotierung im Halbleiter festgelegt wird [Mue91]. Abbildung 2.2 zeigt für diesen Fall das maßstabsgetreue Bänderdiagramm einer MOS-Diode auf p -Silizium. Das Valenzband E_{V} , das Leitungsband E_{C} und die intrinsische Fermi-Energie im Halbleiter werden durch die Gate-Bulk-Spannung V_{GB} und die Austrittsarbeit Φ_{MS} im Bereich der Raumladungszone w_{SC} beeinflusst. In [Nic82] werden die Details der MOS-Diode ausführlich beschrieben.

Die Spannung V_{GB} , bei der die Bandverbiegung $2\psi_{\text{B}}$ vorliegt, wird Einschaltspannung V_{T} genannt. Sie lässt sich berechnen durch

$$V_{\text{T}} = V_{\text{FB}} + 2\psi_{\text{B}} - \frac{Q_{\text{S}}}{C_{\text{Ox}}} \quad (2.1)$$

wobei V_{FB} die Flachbandspannung, Q_{S} die Ladung in der Raumladungszone und C_{Ox} die Oxidkapazität ist. Die Höhe von V_{FB} hängt von der Austrittsarbeit

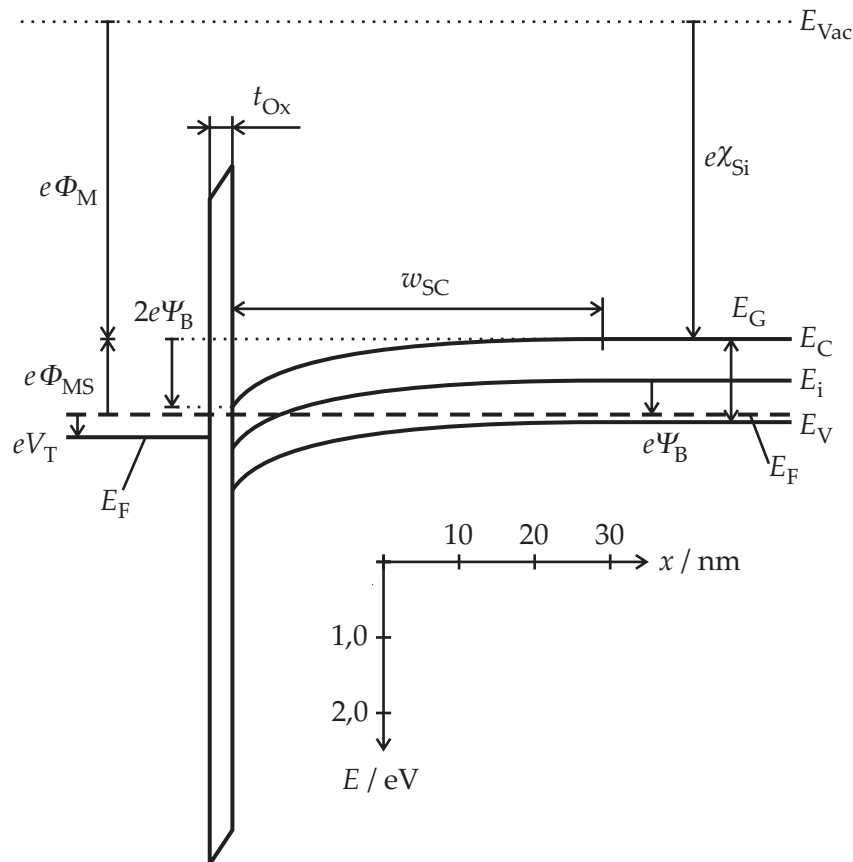


Abbildung 2.2: Maßstabstreues Bänderdiagramm einer MOS-Diode mit anliegender Einsatzspannung $V_{GB} = V_T$. Substrat: p -dotiertes Silizium $N_A = 5E17/\text{cm}^3$, Gatedielektrikum: 3 nm SiO_2 , Gatematerial: entartetes n -Polysilizium.

des Gatematerials Φ_M , der Dotierung des Halbleiters, Ladungen im Oxid und Grenzflächenzuständen ab. Steigt V_{GB} über V_T , so erhöht sich die Anzahl der Inversionsladungsträger an der Siliziumgrenzfläche exponentiell [Mue91]. Die Einsatzspannung ist eine wichtige charakteristische Größe des MOSFET, da ab dieser Schwelle das Bauelement eingeschaltet wird, also ein Strom von Source nach Drain fließt.

2.1.2 n -MOSFET

Abbildung 2.3 zeigt den schematischen Aufbau eines MOSFET mit den vier Anschlüssen: Source, Drain, Gate und Bulk. L und W bezeichnen die Kanallänge und -weite. Die Gateelektrode ist durch das dünne Gateoxid vom p -dotierten Siliziumsubstrat (Bulk) elektrisch isoliert. Die Source- und Draingebiete sind n -dotiert und bilden zusammen mit dem Substrat zwei pn -Dioden.

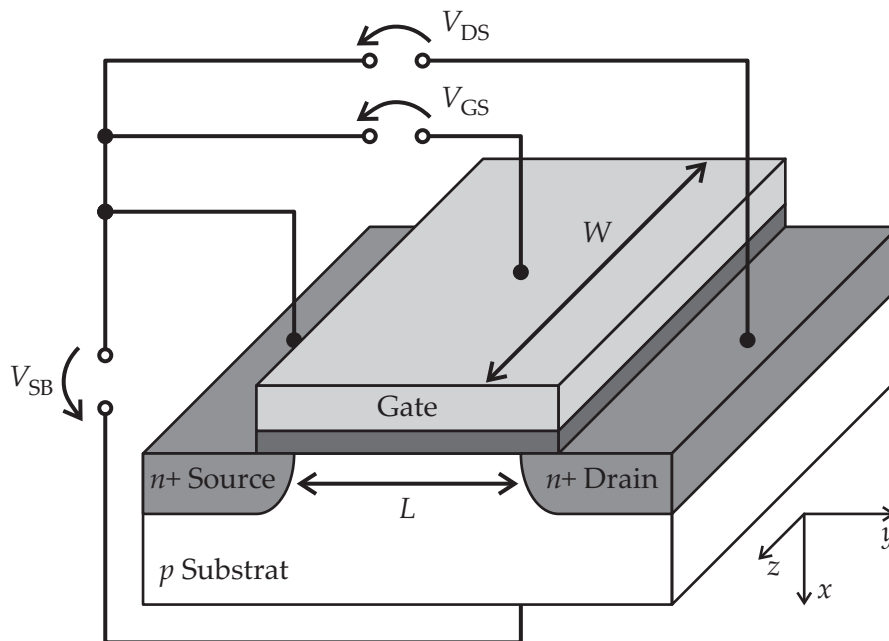


Abbildung 2.3: Schemazeichnung eines n -Kanal MOSFET mit den zugehörigen Betriebsspannungen und ausgewählten Geometrieparametern.

Das Kanalgebiet unter dem Gate ist üblicherweise für die Einstellung der Einsatzspannung etwas höher p -dotiert als das Substrat, es bildet aber mit Source und Drain ebenfalls zwei Dioden. Generell gilt, dass der MOSFET ein symmetrisches Bauelement bezüglich der Kontakte Source und Drain ist. Erst durch die äußere Beschaltung wird die unterschiedliche Bezeichnung sinnvoll. Beim n -MOSFET sind die Spannungen V_{DS} und V_{GS} größer als 0 V , so dass die Source auch als Quelle der Elektronen und Drain als Senke der Elektronen bezeichnet wird. Betrachtet man den Bereich von Source nach Drain so stellt man fest, dass unabhängig von der äußeren Beschaltung eine dieser beiden Dioden immer in Sperrrichtung gepolt ist. Über das Substrat kann also kein Strom von Source nach Drain fließen.

Im ausgeschalteten Zustand ($V_{GS} \ll V_T$) befindet sich der Halbleiter unter dem Gate, das so genannte Kanalgebiet, in Verarmung (vgl. Abschnitt 2.1.1). Die Anzahl der freien Ladungsträger, die zum Stromtransport beitragen könnten ist also vernachlässigbar klein und der Transistor sperrt.

Bei einer Spannung V_{GS} oberhalb von V_T liegt im Kanalgebiet starke Inversion vor. Die Anzahl der Minoritätsladungsträger unter dem Gate ist um einige Größenordnungen höher und der so gebildete Elektronenkanal ermöglicht den Stromfluss von Source nach Drain: Der Transistor ist leitend.