Inhalt

1	\mathbf{Ein}	leitun	g .		•	•		•	•	•	•	•	•	•	•	•	•	•	•	•	•	-
2	\mathbf{Zie}	l der A	Arbei	t.	•			•					•	•	•						•	į
3	Anforderungen an Spannungsquellen für Hochspannungs-																					
	prü	funge																	•			,
	3.1	Spann	nungs	art u	nd S	Spa	nnur	ngsfo	$^{ m rm}$			•										
	3.2	Leistu	ıngsb	edarf	bei	i de	r Pri	üfun	g v	on '	Tra	nsi	forn	nat	or	en						
	3.3	Komp	ensie	rter l	Pun	ıkt																1
	3.4	Leerla	ufver	$halt \epsilon$	en e	ines	Lei	stun	gstı	ans	sfor	ma	ator	\mathbf{S}							•	1
	3.5	Teilen	tladu	ngsg	run	dst	irpeg	gel				•										18
4	Grı	ındlag	en		•	•		•	•	•	•	•	•	•	•	•	•	•	•	•	•	19
	4.1	Leistu	ıngsel	ektro	onis	che	Free	quen	zun	nric	hte	r										1
		4.1.1	1 0																			
			(U-U	Jmrio																		
			4.1.	1.1	Gle	eich	richt	ter													. •	2
			4.1.	1.2	Zw	visch	nenk	reis														2
			4.1.	1.3	We	echs	selric	hter														2
			4.1.	1.4	Sin	nusf	ilter															2
	4.1.2 Frequenzkonverter mit Stromzwischenkreis (I-Umrichter)														2							
			`	mric																		
			4.1.5	2.1	Gle	eich	richt	ter				•			•		•			•	•	2
			4.1.	2.2	Zw	visch	nenk	reis														2'
			4.1.	2.3	Cla	amp	oing-	Krei	is													2
			4.1.	2.4	We	echs	elric	hter														2
	4.2	Teilen	tladu	ngen	(T	E)																2
		4.2.1	Dete	ektio	n vo	on T	Peiler	ntlac	lung	gen												2
		4.2.2	Klas	sisch	е Т	E-I	nterj	preta	atio	n												3
5	Fre	quenz	umri	chte	r m	it S	Spai	nnu	ngs	$\mathbf{z}\mathbf{w}$	isc	he	nkr	ei	s (U-	Ur	nri	cht	ter)	3
	5 1	Ausga	nøssr	annı	ıngs	sfor	m															3.

	5.2	Echtz	eitregelung der Ausgangsspannung	36
		5.2.1	Regelkonzept	36
			5.2.1.1 Schaltzustände des Wechselrichters	37
		5.2.2	Reglersynthese	40
			5.2.2.1 Stromregelung	43
			5.2.2.2 Spannungsregelung	52
			5.2.2.2.1 Reglerentwurf bei ohmscher Last	53
			5.2.2.2.2 Reglerentwurf bei ohmsch-induktiver Last .	58
			5.2.2.2.3 Reglerentwurf bei ohmsch-kapazitiver Last	63
			5.2.2.2.4 Universeller Reglerentwurf	64
				64
			0 0	
			5.2.2.3.1 Ansteuerlogik	64
			5.2.2.3.2 Verriegelung	65
	5.3		ation	66
		5.3.1	Simulationsmodell	66
			5.3.1.1 Wechselrichter	68
		5.3.2	Simulationsergebnisse	69
	5.4	Realis	sierung der Echtzeitregelung	75
	5.5	Realis	sierung der Echtzeitregelung in analoger Schaltungstechnik	76
	5.6	Digita	ale Realisierung	77
	5.7	Ergeb	onisse zur Regelung der Ausgangsspannung	79
		5.7.1	Leerlauf	79
		5.7.2	Ohmsche Last	81
		5.7.3	Induktive Last	82
		5.7.4	Ohmsch-Induktive Last	83
		5.7.5	Ausgangsfrequenzen bis 200 Hz	84
		5.7.6	Stabilität der Ausgangsspannung	85
		5.7.7	Leistungsaufnahme des Ausgangsfilters	86
		5.7.8	Zusammenfassung	86
6	Fre	quenz	umrichter mit Stromzwischenkreis (I-Umrichter)	87
	6.1	Entwo	urf und Realisierung des I-Umrichters	88
		6.1.1	Gleichrichter	88
		6.1.2	Zwischenkreis	89
		6.1.3	Wechselrichter	90
			6.1.3.1 Steuerung und Regelung	90
			6.1.3.2 Schaltzustände des Wechselrichters	92

			6.1.3.3	Anstei	ıerlog	çik u	nd V	erri	iege	elun	g			•				94
		6.1.4	Gesamts	ystem														95
	6.2	Simula	ation															96
		6.2.1	Spannun Ausgangs				-						_		,			96
		6.2.2	Spannun breite .	gsqualit 			_	_				•						99
		6.2.3	Spannun	gsqualit	ät in	Abl	näng	igke	it v	on	der	Las	t.					100
	6.3	Messe	rgebnisse															102
		6.3.1	Analyse	der Spa	nnun	gsfo	rm.						•					102
		6.3.2	Analyse	des Spr	ungs	am i	Nullo	lurc	hga	ang								104
		6.3.3	Belastun	g mit in	dukt	iver	Last											104
		6.3.4	Zusamme	enfassur	ng .													105
	6.4	Teilen	tladungsn	nessung														105
	6.5	Zusan	nmenfassu	ng .														106
7	\mathbf{Ver}	gleich	zwische	n Um	rich	ter	mit	\mathbf{S}	pa	nnı	ıngs	- T	ınd	l :	Str	om	1-	
	zwi	schenk	reis			•		•	•	•		•	•	•	•	•	•	10'
8	$\mathbf{Dr}\epsilon$	eiphasi	gkeit des	Wech	selri	${ m cht}\epsilon$	ers.	•	•	•		•	•	•	•	•	•	109
	8.1	Drei E	Einphasens	systeme									•		•			109
	8.2	Drehs	trombrück	enschal	tung			•					•		•			110
		8.2.1	Schaltun	gstopolo	ogie			•					•		•			110
		8.2.2	Regelkon	zept.									•					111
		8.2.3	Simulation	onsergel	onisse	· .							•				•	113
	8.3	Zusan	nmenfassu	ng .								•						115
9	Teil	lentlad	lungs-Stö	irunter	drüd	kur	ng.	•	•			•		•	•	•	•	11'
	9.1	Analy	se der Stö	rsituati	on.							•						118
	9.2	Analy	se der Stö	rsignale	· .							•						119
	9.3	Lösun	gsansätze	zur TE	-Prol	olem	atik					•			•			121
		9.3.1	Optimier	ter Auf	bau d	les 7	ΓE-N	less	kre	ises		•	•					121
		9.3.2	Hochfreq	uente S	törun	itero	lrück	ung	5.				•					125
		9.3.3	Hochleist	ungs-T	iefpas	ssfilt	er .											126
		9.3.4	Weitere 1	Lösungs	ansät	ze												128
			9.3.4.1	Umricl	hteroj	ptim	ierte	Ga	tin	g-S	yste	me						128
			9.3.4.2	Schma	lband	lige	TE-I	Mes	sun	g								129
			9.3.4.3	Offline	-Diag	gnos	e											129
	9.4	Abwei	chende T	E-Messe	ergebi	nisse	e in u	ımri	icht	erg	espe	iste	n P	rüf	kre	ise	n	130

10	Hoc	hspan	nungspri	ifun	gen	an	Tr	an	\mathbf{sfc}	rn	ıat	or	$\mathbf{e}\mathbf{n}$	•	•	•	•	•	•	•	133
	10.1	Wechs	selspannun	gspri	ifun	gen	an	Tr	an	sfoi	rma	ato	ren								133
		10.1.1	Messung	der	Kur	zscl	hlus	sve	erlu	$\operatorname{ist}\epsilon$	u	nd	de	r I	Kur	ZSC	hlu	ISSS	paı	1 -	
			nung .		•	•	•	•	•				•		•						134
			Messung																		135
		10.1.3	Prüfung 1	mit i	nduz	zier	ter	We	chs	sels	pa	nnı	ıng								137
		10.1.4	Kompens	ierte	r Pu	nkt		•	•				•		•						139
	10.2	Zusan	nmenfassu	ng .			•														140
11			erstes mo				_			_	_		•							r-	
		oren .																		•	141
12			nfassung																	•	145
			nmenfassur	_															•	•	145
			ick																•	•	147
	_																			•	149
A	_		Realisieru	_																•	149
	A.1	_	le Realisie	_																•	149
			P-Glied																	•	149
			Summati	_															•	•	149
																			•	•	150
			PT_1 -Glie																	•	150
	A.2																				151
			Programi																		152
			Regelung		•																153
			Convert.																		155
																				•	156
			Convert.h																		
			Pi_reg.h																		
		A.2.7	Digitale,	DSP-	$-int\epsilon$	erne	So	llw	ert	vor	gal	be	•	•	•						157
			vare																		
	A.4		uerlogik u			_	_														
		A.4.1	Ansteuer	logik	•		•	•	•				•	•							160
		A.4.2	Verriegelı	ing .		•	•	•	•												161
Ab	bildı	ıngen			•	•	•	•	•	•	•	•	•	•	•	•	•	•	•	•	165
Tal	oelle	n			•	•	•	•	•	•	•	•	•	•	•	•	•	•	•	•	171
			eichnis.																		
Ab	kürz	ungsv	erzeichni	s	•	•	•	•	•	•	•	•	•	•	•	•	•	•	•	•	183
Sti	chwo	rtverz	zeichnis.															•			187