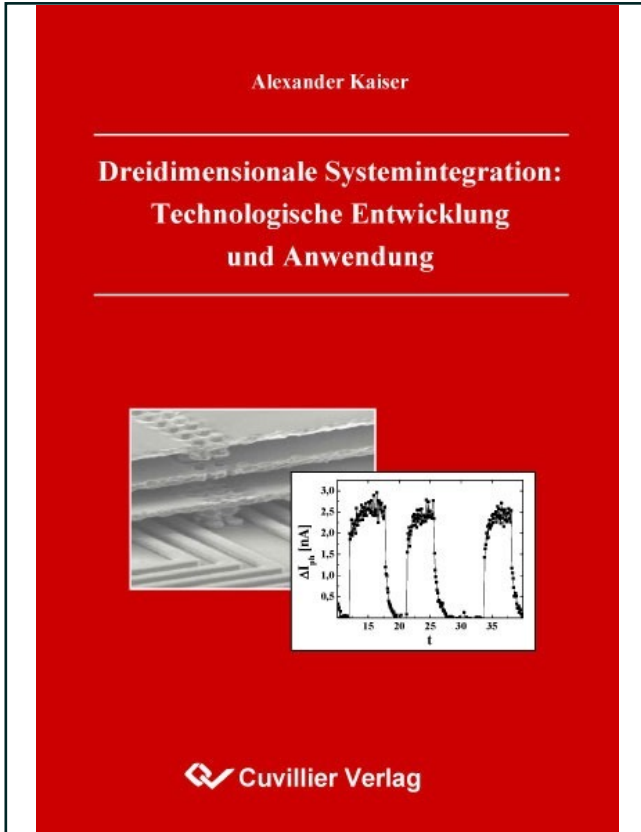




Alexander Kaiser (Autor)
**Dreidimensionale Systemintegration: Technologische
Entwicklung und Anwendung**



<https://cuvillier.de/de/shop/publications/1623>

Copyright:

Cuvillier Verlag, Inhaberin Annette Jentsch-Cuvillier, Nonnenstieg 8, 37075 Göttingen, Germany
Telefon: +49 (0)551 54724-0, E-Mail: info@cuvillier.de, Website: <https://cuvillier.de>

Kapitel 1

Einleitung

1.1 Motivation

Mit Erfindung des Bipolartransistors durch Bardeen, Brattain und Schockley 1947 hat die rasante Entwicklung der Mikroelektronik ihren Anfang genommen [2]. Aufgrund technischer Fortschritte wurde eine erhöhte Komplexität der integrierten Funktionen erreicht. 1965 postulierte Gordon E. Moore eine jährliche Verdoppelung der Funktionen einer integrierten Schaltung [3]. Diese Tendenz ist im Prinzip bis heute erhalten geblieben [4].

Die Entwicklung der integrierten Schaltungen, seien es nun Mikroprozessoren oder ASICs¹, hat mit steigender Funktionsdichte auch erhöhte Verdrahtungslängen zur Folge. Die ITRS² 2005 legt als Anforderung eine auf die Chipfläche bezogene Verdrahtungslänge von über 3000 $\frac{m}{cm^2}$ bis zum Jahr 2013, bzw. über 7000 $\frac{m}{cm^2}$ bis 2020 fest [1].

Um nun diese steigenden Anforderungen zu erfüllen, müßten im Prinzip die lateralen Geometrien der Leiterbahnen reduziert werden. Für einen gleichbleibend niedrigen Widerstand hingegen, muß sich im gleichen Zug das Aspektverhältnis der Metallisierungen erhöhen, was zu höheren Anforderungen an die Herstellungstechnologie führt.

Zusätzlich zur erhöhten Komplexität der einzelnen Schaltungen gewinnt die Kombination verschiedener Technologien immer mehr an Bedeutung. Als Schlagworte hierzu können die Begriffe SoC³ und SiP⁴ genannt werden.

Bei einem SoC werden mehrere Funktionen eines Systems auf einem Substrat verwirklicht (vgl. auch Kapitel 2.2). Bei steigendem Funktionsumfang muß die Fläche des Substrates entsprechend erhöht werden. Ein frühes Beispiel für diese Variante findet man z.B. in [5]. Diese Technik ist bis zu einer bestimmten Systemgröße rentabel (siehe Abbildung 1.1). Darüber hinaus ergibt sich für die sogenannten SiP-Lösungen ein besseres Kosten-Nutzen-Verhältnis. Bei

¹Application Specific Integrated Circuits, (dt.) anwendungsspezifische integrierte Schaltung

²International Technology Roadmap for Semiconductors

³System on Chip, (dt.) System auf einem Chip

⁴System in Package, (dt.) System in einem Gehäuse

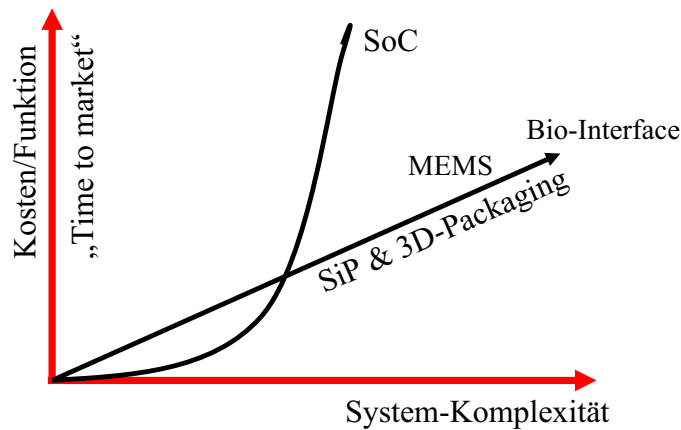


Abbildung 1.1: Kosten- und "Time-to-market"-Vergleich für SiP und SoC (SiP: System in Package; SoC: System on Chip), übernommen aus [1].

einem SiP (oder auch SoP⁵) werden die einzelnen Teile eines Systems separat realisiert und anschließend, oder erst im gemeinsamen Systemgehäuse elektrisch und mechanisch verbunden. Beispiele hierzu findet man z.B. bei [6] und [7]. Diese Systeme sind besonders in Bezug auf Größe und Packungsdichte bzw. Funktionalität für portable Anwendungen (z.B. Mobiltelefone) und Anwendungen in der Biomedizin geeignet (z.B. μ TAS⁶). Besonders letzteres erfordert die Kombination von Elektronik mit Sensoren und/oder Fluidikelementen. Die Kosten pro System spielen hierbei vor allem bei Massen Anwendungen eine Rolle.

Eine spezielle Variante der technologischen Realisierung eines komplexen Systems stellt die dreidimensionale Integration (3D-Integration) dar. Hierbei sollen die einzelnen Teile eines Systems in vertikaler Richtung direkt übereinander platziert und verbunden werden. Besonders bei Anwendungen mit hohem Datenaufkommen, wie z.B. optischer Bilderfassung, können die Hauptvorteile dieser Technologie (u.a. minimal kurze elektrische Verbindungen, hohe Bandbreite, reduzierte Verlustleistung) ausgenutzt werden [8, 9]. Prinzipiell unterscheidet man hierbei wieder eine monolithische Integration, die wieder ein SoC zum Ziel hat, und die Hybridintegration zur Herstellung eines SiP. Mit Hilfe der 3D-Integration können sowohl die Probleme des steigenden Verdrahtungsaufwands, als auch die effiziente Kombination von verschiedenen Technologien und Systemteilen gelöst werden.

1.2 Integrationstechnologie

Diese Dissertation wurde im Rahmen des BMBF-Verbundprojektes "VisionIC" durchgeführt, in dem neben mehreren universitären Partnern unter anderen auch die Firma Infineon Technologies AG als Hauptindustriepartner beteiligt war. Ziel hierbei war die Entwicklung einer

⁵System on Package

⁶micro Total Analysis Systems, (dt.) Systeme zur kompletten Analyse von z.B. Blut,...

intelligenten Bildverarbeitungsplattform, deren Architektur auf pulskodierten neuronalen Netzen aufbaut, wobei viele Querverbindungen unter den einzelnen Neuronen erforderlich sind. Um diesen Ansatz optimal verwirklichen zu können, ist eine Integrationstechnologie für die einzelnen Ebenen des Systems notwendig, die eine große Anzahl von parallelen Verbindungen ermöglicht. Weiterhin sollten die Verbindungen möglichst kurz ausgeführt sein, um die Verlustleistung während des Betriebes zu minimieren.

Diese Arbeit beschäftigt sich mit der Entwicklung einer solchen dreidimensionalen Integrationstechnologie für siliziumbasierte Schaltungen. Insbesondere sollten eine große Kontaktdichte ($> 1000 \text{ mm}^{-2}$) und minimal kurze elektrische Verbindungen realisiert werden. Abbild-

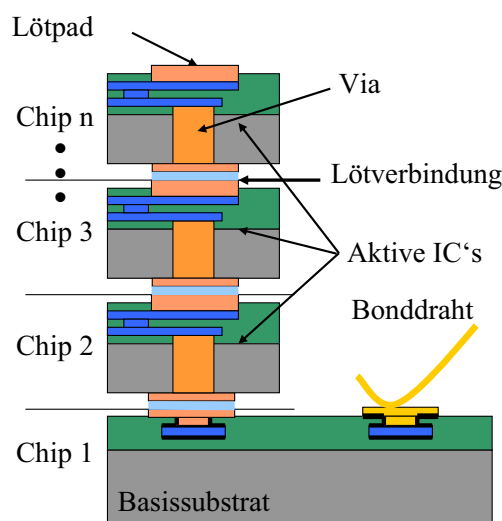


Abbildung 1.2: Schematische Darstellung der 3D-Integration.

ung 1.2 zeigt eine Prinzipskizze zur dreidimensionalen Integration. Bei einer Bildverarbeitungsanwendung enthält die oberste Ebene die Sensoren zur Bildaufnahme.

Randbedingung für die Integrationstechnologie war, einen Backendprozeß zu entwickeln, der möglichst wenige Eingriffe in bestehende Prozesse der Schaltungsherstellung erfordert, sowie ein geringes Temperaturbudget unterhalb der Degradationsgrenze von CMOS-Schaltungen ($350..400^\circ\text{C}$).

Verwendung findet ein Ansatz mit gedünnten Siliziumsubstraten (Restdicke $< 10 \mu\text{m}$) und Kontaktlöchern, die von hinten durch das Substrat geätzt werden. Als Kontaktmetall sollte Kupfer verwendet werden, welches gleichzeitig als Lötmetallisierung für einen Niedertemperaturlötprozeß benutzt wird [10]. Die Technologie sollte zuerst nur an passiven Siliziumchips mit Kupferstrukturen und Isolation demonstriert werden, um diese zu bewerten und eine Entwicklung parallel zur Systementwicklung zu ermöglichen. Ein Zusammenfügen zum Gesamtsystem sollte anschließend erfolgen.

1.3 Diamant und Peripherie

In der Abteilung Elektronische Bauelemente und Schaltungen sind über die letzten Jahre hinweg Mikrosensoren und -aktoren auf Diamantbasis realisiert worden, die bisher nicht in Systeme integriert wurden [11, 12]. Daher bestand bei den bis jetzt demonstrierten mikromechanischen

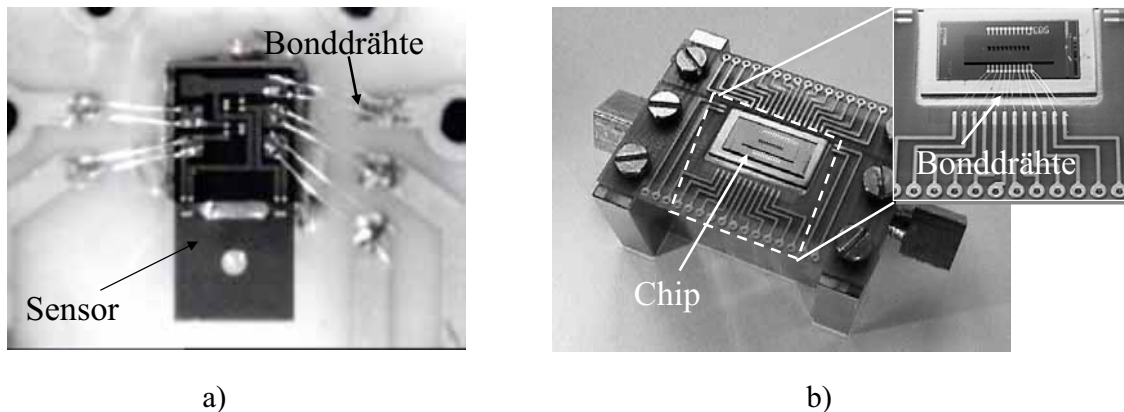


Abbildung 1.3: Beispiele zur Diamantintegration: (a) Diamant-Drucksensor (piezoresistiv); (b) Diamant-Flüssigkeits-Dispenser (Bubble-Jet) nach [13].

Elementen auf Diamantbasis immer das Problem, ein Interface zu Ansteuerschaltungen oder Ähnlichem zu realisieren.

Hierzu wurde meistens das Diamantelement zusammen mit der Schaltung oder einer Platine auf ein gemeinsames Substrat oder Träger aufgebracht. Die elektrischen Verbindungen wurden durch Drahtbonden hergestellt. Es liegt also eine hybride Integration vor, die aber bezüglich Platzverbrauch und Kontaktdichte ein unbefriedigendes Ergebnis liefert.

Abbildung 1.3 zeigt als Beispiele einen Diamantdrucksensor (Abb. 1.3-a) und einen Flüssigkeitsdispenser (Abb. 1.3-b) die auf konventionelle Art aufgebaut wurden. Vor allem in Abbildung 1.3-a fällt das Verhältnis von Bonddrähten und Strukturgeometrie auf. Bei optimierter Integration könnte die Grundfläche des Elementes mehr als halbiert werden. Weiterhin ist die Diamanttechnologie nicht kompatibel mit CMOS, so dass nur hochkomplexe hybride Ansätze möglich sind.

Basierend auf der für Siliziumsubstrate entwickelten Technologie soll in dieser Arbeit ebenfalls eine effiziente Art der Integration von Diamantelementen mit z.B. Ansteuerschaltungen oder beliebigen anderen Systemkomponenten demonstriert werden.

Verwendung finden sollen hierbei intrinsische⁷ nanokristalline Diamantschichten auf Silizium, die zur Herstellung eines UV-Sensors dienen. Dies hat den Vorteil, dass die rein passiven Elemente (Silizium mit Isolator und Metallisierung), die zur Demonstration der 3D-Integrationstechnologie Verwendung finden, in Richtung eines Bildverarbeitungssystems erweitert werden

⁷intrinsisch soll hier heissen: nominell undotiert

können. Hierdurch soll demonstriert werden, dass die Integrationstechnologie prinzipiell auf verschiedene Materialsysteme anwendbar ist. Zusätzlich wird die Kombination von Diamant mit konventionellen Technologien ermöglicht, was bislang nur mittels erhöhtem Mehraufwand realisierbar war.

1.4 Gliederung der Arbeit

Diese Arbeit gliedert sich in 6 Kapitel. In **Kapitel 2** sollen zunächst die Vorteile, die eine Systemintegration bieten kann, sowie die Eigenschaften einer dreidimensionalen Integrations-technologie diskutiert werden. **Kapitel 3** zeigt verschiedene Strategien zur dreidimensionalen Integration auf und beleuchtet Alternativen für die einzelnen Prozessschritte. Die Schlüsselprozesse für die hier entwickelte Technologie sind in **Kapitel 4** erläutert.

Als Anwendungsbeispiel wurde die Technologie zur Herstellung eines 3D-integrierten Diamant-UV-Sensor-Demonstrators verwendet, der in **Kapitel 5** beschrieben wird. **Kapitel 6** gibt dann die Zusammenfassung und einen Ausblick auf weitere Aspekte der Integrationstechnologie. Zusätzliche Details zur technologischen Realisierung der einzelnen Schritte finden sich in Kapitel B im Anhang.

