

# Inhalt

|   |    |
|---|----|
| Kapitel 1 Einführung.....   | 1  |
| 1.1 Motivation für den Entwurf asynchroner Schaltungen.....         | 2  |
| 1.1.1 Vereinfachung globaler Zeitaspekte .....                      | 3  |
| 1.1.2 Bessere Schnittstellen zur Umwelt .....                       | 3  |
| 1.1.3 Geschwindigkeit .....   | 3  |
| 1.1.4 Keine Clock Skew Probleme .....                               | 4  |
| 1.1.5 Durchschnittliche Performanz .....                            | 4  |
| 1.1.6 Geringere Abhängigkeit von physikalischen Eigenschaften ..... | 5  |
| 1.1.7 Unabhängiger von Technologieänderungen .....                  | 5  |
| 1.1.8 Sicherheit .....  | 5  |
| 1.1.9 Bessere Elektromagnetische Verträglichkeit.....               | 5  |
| 1.1.10 Low Power.....   | 6  |
| 1.2 Einordnung dieser Arbeit.....                                   | 6  |
| 1.3 Übersicht.....  | 7  |
| Kapitel 2 Theoretische Grundlagen des Asynchronen Entwurfs .....    | 9  |
| 2.1 Isochronität und Anisochronität.....                            | 9  |
| 2.2 Definition der Asynchronität .....                              | 10 |
| 2.3 Asynchronität und Synchronität in der Praxis .....              | 11 |
| 2.4 Unterscheidungskriterien asynchroner Implementierungen .....    | 12 |
| 2.4.1 Verzögerungsmodelle .....                                     | 13 |
| 2.4.2 Datenkodierungen.....   | 17 |
| 2.4.3 Komplettierungsdetektierung.....                              | 19 |
| 2.4.4 Datenübergabeprotokolle.....                                  | 21 |
| 2.5 Graphische Spezifikationsmethoden.....                          | 22 |
| 2.5.1 Signal Transition Graphen.....                                | 22 |
| 2.5.2 Burst Mode Graphen.....                                       | 24 |
| 2.5.3 Extended Burst Mode Graphen.....                              | 25 |

---

|  |            |
|--|------------|
| 2.6 Probleme synchroner Schaltungen.....                             | 26         |
| 2.6.1 Synchronität .....   | 26         |
| 2.6.2 Verlustleistung.....   | 28         |
| 2.7 Probleme asynchroner Schaltungen.....                            | 31         |
| <b>Kapitel 3 Stand der Technik.....</b>                              | <b>37</b>  |
| 3.1 Entwurfsverfahren .....  | 37         |
| 3.1.1 Bounded Delay Schaltungen.....                                 | 37         |
| 3.1.2 Delay Insensitive Schaltungen.....                             | 44         |
| 3.1.3 Mikropipelines .....   | 50         |
| 3.1.4 Speed Independent und Quasi Delay Insensitive Schaltungen..... | 53         |
| 3.2 Werkzeuge für den Entwurf asynchroner Schaltungen .....          | 57         |
| 3.2.1 High Level-Beschreibungssprachen .....                         | 57         |
| 3.2.2 Verifikationswerkzeuge .....                                   | 61         |
| 3.2.3 Synthesewerkzeuge.....   | 65         |
| <b>Kapitel 4 Entwurfsverfahren für asynchrone Module.....</b>        | <b>73</b>  |
| 4.1 Entwurf von Pipelines.....                                       | 73         |
| 4.1.1 Entwurfsablauf.....  | 73         |
| 4.1.2 Funktionsweise von ASMOGEN.....                                | 76         |
| 4.1.3 Entwurf des Datenpfades .....                                  | 78         |
| 4.1.4 Entwurf des Kontrollpfades mit DGC .....                       | 80         |
| 4.1.5 Berücksichtigung von Zeitbedingungen .....                     | 82         |
| 4.2 Schnittstellen Module .....                                      | 86         |
| 4.2.1 Datenprotokolle .....  | 86         |
| 4.2.2 Klassifizierung der Vierphasenprotokolle .....                 | 90         |
| 4.2.3 Systematik der Kontrollstrukturen.....                         | 102        |
| 4.2.4 Bewertung der Kontrollstrukturen .....                         | 125        |
| 4.2.5 Optimierte Automaten für das Breite Datenprotokoll .....       | 131        |
| 4.2.6 Optimierung der Rücksetzphase .....                            | 137        |
| 4.2.7 Spezifikationsoptimierung .....                                | 140        |
| 4.2.8 Protokollkonverter .....                                       | 143        |
| 4.2.9 Erweiterte Kontrollstrukturen .....                            | 150        |
| <b>Kapitel 5 Beispiele .....</b>                                     | <b>157</b> |
| 5.1 Digitale Fotosteuerung.....                                      | 157        |

|   |            |
|---|------------|
| 5.2 Reed Solomon Dekoder .....                              | 159        |
| <b>Kapitel 6 Zusammenfassung und Ausblick.....</b>          | <b>165</b> |
| 6.1 Umfang der Arbeit .....                                 | 165        |
| 6.2 Ausblick.....   | 166        |
| Anhang A Entstehung von Verlustleistung.....                | 169        |
| Anhang B Leistungsabschätzung (Power Estimation) .....      | 174        |
| Anhang C Low Power Entwurfsmethoden .....                   | 180        |
| Anhang D Low Power Synthesemethoden .....                   | 208        |
| Anhang E Anfrageaktivierte Datenauswertung.....             | 213        |
| Anhang F Simulationsergebnisse der Kontrollstrukturen ..... | 215        |
| Literaturverzeichnis.....                                   | 223        |