



Inhaltsverzeichnis

Kurzfassungen	1
1 Einleitung	5
1.1 Zielsetzung und Einordnung	7
1.2 Aufbau der Arbeit	8
2 Datenpaketverarbeitung	11
2.1 Grundlagen, Anwendungen und Trends	11
2.1.1 Aufbau und Verarbeitung von Datenpaketen	13
2.2 Ableiten von Anforderungen	17
2.2.1 Fundamentale Verarbeitungsmodelle	20
2.2.2 Anwendung sowie Konsequenzen	21
2.3 Netzwerkprozessoren (NPUs)	25
2.3.1 Praktische Beispiele	27
2.3.2 Akzeleratoren	31
2.3.3 Benchmarks für NPUs	32
3 Stand der Technik	35
3.1 Header- und Protokollverarbeitung	35
3.2 Über den Einsatz von Finite State Machines (FSMs)	36
3.2.1 Programmierbare FSMs	38
3.3 Ausgangspunkt dieser Arbeit	41
4 FSM-basierte Prozessoreinheit (FPE)	45
4.1 Motivation und Funktionsweise	45
4.2 Überblick über die FPE-Datenpfade	48
4.2.1 Grundlegende Arithmetik	49
4.2.2 Header-Feld-Extraktion	49
4.2.3 Organisation der Register	49
4.2.4 Weitere Funktionen	52
4.2.5 Speicheranbindung der Einheit	53
4.3 Erläuterung verschiedener Implementierungsdetails	56
4.3.1 FSM-Steuerung und Regelspeicher	57
4.3.2 Zeitliches Verhalten bei Programmausführung	62
4.3.3 Schaltungstechnische Erweiterungen	63
4.3.4 Umsetzung des Designs	65



5	Toolchain zur Softwareentwicklung und Programmierkonzept	67
5.1	Zentrale Konzepte zur Toolchain	68
5.1.1	Formale Beschreibung von FPE-Programmen	69
5.2	Umsetzung der Toolchain	70
5.2.1	FPE-C-Compiler	72
5.2.2	Erzeugung der Regeln	78
5.2.3	Erzeugung des Instruktionscodes	83
5.2.4	Unterstützung von Funktionsaufrufen	84
5.3	Verifikationsumgebung	86
5.4	Programmierkonzept und Potential	88
5.4.1	Manuelle Optimierung des Codes	89
5.4.2	Konfigurationsmöglichkeiten	90
6	Evaluation	93
6.1	Abschätzung der Leistungsfähigkeit	93
6.1.1	Testalgorithmen	93
6.1.2	Vergleich mit Referenzwerten	98
6.1.3	Abschätzung eines Chipdesigns	103
6.1.4	Einfluss des Regelspeicher-Layouts	105
6.2	Diskussion und Einordnung des FPE-Designs	109
7	Einbindung der FPE in eine Systemumgebung	113
7.1	Multi-Threaded I/O-Controller	113
7.2	NPU-Prototyp auf einer FPGA-Plattform.	116
7.2.1	Ansätze zur weiteren Verbesserung der FPE	119
8	Zusammenfassung	123
A	Anhang	127
A.1	Exkurs zu FSMs	127
A.2	Prüfsummenberechnung in NPUs	130
A.3	Kommentare zur Umsetzung der Toolchain	134
A.3.1	Einschränkungen der Implementierung gegenüber ANSI-C	134
A.3.2	Interne Scheduling-Algorithmen	135
A.4	Zukünftige Arbeiten zur C-basierten High-Level-Synthese	137
	Abkürzungen und Formelzeichen	139
	Literaturverzeichnis	143
	Lebenslauf	157