



# 1 Grundlagen

## 1.1 Speichermedien

Die Notwendigkeit, Informationen abzulegen und zu gegebener Zeit abzurufen, hat eine lange Geschichte. Die älteste lateinische Inschrift, die auf einem beschrifteten Stein im Forum Romanum gefunden wurde, wird auf das frühe 6. Jh. v. Chr. datiert. Neben Stein oder Bronze, die für Gedenkinschriften und Verordnungen verwendet wurden, dienten hölzerne Tafeln mit einer Wachsschicht dem Aufzeichnen von persönlichen Notizen oder Schularbeiten. In weiche Wachstafeln wurden Symbole mit einem Stift (Griffel) eingeritzt. Durch das Glattziehen der obersten Schicht konnten die eingeritzten Symbole entfernt und die Wachstafel wieder beschrieben werden [1].

Allgemein kann die Wachstafel als ein Lese- und Schreibmedium betrachtet werden. Diese Klassifizierung der Speichermedien hat nichts an ihrer Aktualität verloren. Heutzutage wird zwischen RAM-Speichern (random access memory), die Lese- und Schreibzugriffe ermöglichen, und ROM-Speichern (read only memory), die nur Lesezugriff erlauben, unterschieden. Diese werden unterteilt in elektronisch auslesbare Speicher (z.B. HDD-Festplattenspeicher) und Datenträger (z.B. Printmedien, Photographie).

Im folgenden Abschnitt werden elektronisch auslesbare Speicher vorgestellt. Die RAM-Speichermedien lassen sich weiter unterteilen in statische RAM-Speicher (SRAM) und dynamische RAM-Speicher (DRAM). Bei einem SRAM-Speicher wird die Speicherfunktion durch eine Flipflop-Schaltung realisiert. Bei einem DRAM-Speicher wird die Information als eine Ladungsmenge auf einem Kondensator gespeichert. Die Anzahl der Lese- und Schreibzugriffe bei einem statischen oder dynamischen RAM unterliegt keinen Einschränkungen. Bei diesen RAM-Speicherfamilien handelt es sich um flüchtige Speicher, d.h. der Verlust der Versorgungsspannung führt zum Datenverlust. Im Gegensatz zu dieser RAM-Speicherfamilie behalten die elektrisch programmierbaren EPROM- (erasable programmable ROM), EEPROM- (electrically erasable programmable ROM) und Flash-EPROM-Speicher (basierend auf NAND- oder NOR-Gattern) ihre Daten auch ohne eine Spannungsversorgung.

Bei diesen nichtflüchtigen Speichern ist nur eine begrenzte Anzahl von Schreibzugriffen möglich. Ein EPROM lässt etwa 100-200 Schreibvorgänge zu. Das Zurücksetzen bzw. das Löschen von Daten in einem EPROM wird mit Hilfe von UV-Licht realisiert. Nichtflüchtige

Tabelle 1.1: Zusammenstellung charakteristischer Parameter einiger Speichertypen [2].

Parameter	DRAM	SRAM	NAND	NOR	FRAM	MRAM	PRAM
nichtflüchtig	nein	nein	ja	ja	ja	ja	ja
wahlfreier Zugriff	ja	ja	nein	ja	ja	ja	ja
Schreibzyklen	$>10^{15}$	$>10^{15}$	$10^5$	$10^5$	$>10^{13}$	$>10^{15}$	$>10^{13}$
Lesezugriff	10 ns	2 ns	25 $\mu$ s	70 ns	70 ns	10 ns	10 ns
Schreibzugriff	10 ns	2 ns	300 $\mu$ s	10 $\mu$ s	70 ns	5 ns	200 ns

Speicher mit einer unbegrenzten Anzahl von Lese- und Schreibzugriffen, wie z.B. FRAMs (ferroelectric RAM), MRAMs (magnetoresistive RAM) und PRAMs (phase-change RAM) befinden sich teilweise noch in der Entwicklung [2].

In Tabelle 1.1 sind einige Speichertypen mit ihren charakteristischen Eigenschaften aufgelistet.

Bei den zuvor vorgestellten Speichertypen handelt es sich um anorganische Speicher. Dagegen befinden sich die organischen Speichertypen noch in der Forschungs- oder Entwicklungsphase, so wie z.B. der nichtflüchtige organische WORM-Speicher (write-only-read-many) auf Basis von P3HT (Poly(3-hexylthiophen)) und PMMA (Polymethylmethacrylat) [3–6]. Mit nichtflüchtigen OFeFET-Speichern (organic ferroelectric field effect transistor) wird ein vergleichbares Konzept zu FRAM-Speichern verfolgt [7–9]. Zu den wiederbeschreibbaren nichtflüchtigen organischen Speichern zählen organische bistabile Schaltelemente (OBD, organic bistable device). Diese werden in dieser Arbeit auf Basis von TCNQ (7,7,8,8-Tetracyano-1,4-chinodimethan) thematisiert.

Im folgenden Kapitel werden neben den anorganischen Speichertypen auch organische Speicher vorgestellt. Bei der Vorstellung der anorganischen und organischen Speichertypen stellt sich gleichzeitig die Frage, in welchem Bereich ein organischer Speicher eingesetzt werden könnte. Aus Tabelle 1.1 kann entnommen werden, dass zwischen dem NAND/NOR-Flashspeicher und einem DRAM-Speicher eine große Lücke bezüglich der Zugriffszeiten besteht. Neben Schreibzugriffen, die im Bereich von Mikrosekunden liegen, haben Flashspeicher im Vergleich zu RAM-Speichern eine geringere Lebensdauer. Die Lücke zwischen Flashspeicher und DRAM könnte mit organischen Speichern geschlossen werden, doch die Vertreter der FRAM- und MRAM-Speicherfamilie zielen ebenfalls auf diesen Bereich ab und sind in der Entwicklungsphase weiter oder haben diese verlassen. Um sich in diesem Bereich kommerziell durchsetzen bzw. etablieren zu können, müssen die organischen Speicher

ihre vielversprechende Eigenschaft der günstigen Herstellungskosten, der vergleichsweise einfachen Prozessierung und des Einsatzes auf flexiblen Substraten, ausspielen. Nur so können sie von dem von anorganischen Speichermedien dominiertem Markt gewisse Anteile übernehmen.

### 1.1.1 Anorganische Speicher

Im folgenden Abschnitt werden anorganische flüchtige und nichtflüchtige Speichertypen vorgestellt. Neben Speichertypen, wie z.B. SRAM- oder EEPROM-Speicher, die seit Jahren eine breite Verwendung in unterschiedlichen elektronischen Anwendungen finden, werden auch Speichertypen, wie z.B. MRAM- oder PRAM-Speicher vorgestellt, die sich noch in einem Forschungsstadium befinden.

#### SRAM

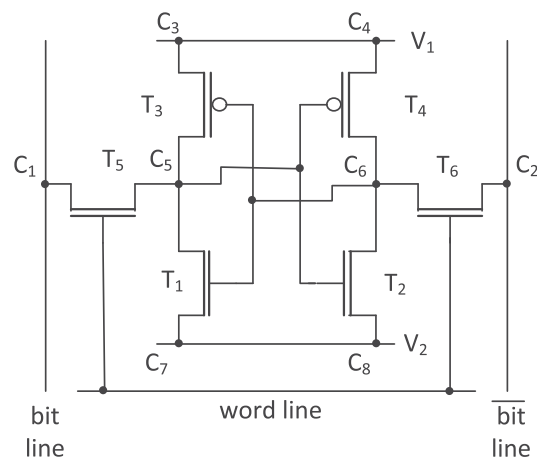


Abbildung 1.1: Aufbau einer SRAM-Speicherzelle mit sechs Transistoren in CMOS-Technologie [10].

Eine einfache SRAM-Speicherzelle in CMOS-Technologie (complementary metal oxide semiconductor) besteht aus 6 CMOS-Transistoren. Die Grundlage bilden zwei rückgekoppelte CMOS-Inverter und zwei n-MOS-Auswahltransistoren (Abb. 1.1). Die Ansteuerung über die Auswahltransistoren T5 und T6 über die Wortleitung WL (word line) ermöglicht den



Zugriff auf die Speicherzelle [10]. Die Verwendung komplementärer Bitleitungen BL (bit line) und  $\overline{BL}$  erhöht die Zuverlässigkeit gegenüber Signalstörungen.

## DRAM

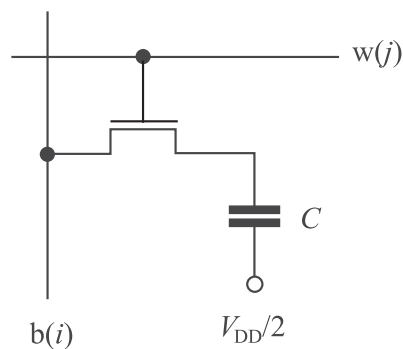


Abbildung 1.2: Speicherzelle eines DRAMs in CMOS-Technologie [11].

Im Allgemeinen besteht eine DRAM-Speicherzelle aus einem Auswahltransistor und einem Kondensator. Der Aufbau einer DRAM-Speicherzelle ist in Abb. 1.2 dargestellt. Bei einem dynamischen RAM handelt es sich um ein CMOS-Bauelement, das das Informationsbit als Ladung auf einem Kondensator speichert. Da die Ladung auf dem Kondensator durch Leckströme kontinuierlich abnimmt, müssen Gegenmaßnahmen ergriffen werden, um die Information nicht zu verlieren. Um dem Ladungsverlust entgegenzuwirken, wird die DRAM-Speicherzelle periodisch ausgelesen, der Speicherinhalt bewertet und der Ladungsinhalt wieder aufgefrischt.

## ROM/PROM

Der größte Nachteil einer statischen oder dynamischen RAM-Speicherzelle ist die Flüchtigkeit des Speicherinhalts. Das Abschalten der Versorgungsspannung einer SRAM- oder DRAM-Zelle führt zwangsläufig zum Informationsverlust. In vielen speicherbasierenden Anwendungen ist es jedoch notwendig, auch nach dem Abschalten der Versorgungsspannung den Speicherinhalt nicht zu verlieren.

Für diese nichtflüchtigen Speicheranwendungen wurde der ROM- bzw. PROM-Speichertyp (programmable read only memory) entwickelt. Mit einem einmaligen Programmiervorgang wird der Speicherinhalt festgelegt und ist anschließend nicht mehr veränderbar. Der Speicherinhalt einer ROM-Speicherzelle wird mit einer Maskenprogrammierung beim Hersteller

programmiert und bietet bei ausreichend großen Stückzahlen sehr kostengünstige Bauelemente. PROM-Speicher können mit Programmiergeräten beim Anwender programmiert werden. Diese verwenden an der Schnittstelle zwischen einer Bitleitung und Wortleitung dünne Metallstege (fusible links), die beim Programmieren durch einen kurzen Stromimpuls zerstört werden.

Neben dünnen Metallstegen werden auch sog. antifuses verwendet, die durch zwei Metallleiter mit einer dünnen Isolationsschicht dazwischen gebildet werden. Die beim Programmieren entstehende Überspannung zerstört die Isolationsschicht und stellt so eine leitende Verbindung zwischen den beiden Metallleitern her [12, 13]. Die antifuses können auch durch pn-Dioden realisiert werden, die in Sperrrichtung betrieben werden. Bei der Programmierung wird der pn-Übergang mit einer Überspannung belastet und gleichzeitig zerstört. Die Zerstörung eines pn-Übergangs führt zu einem niederohmigen Verhalten.

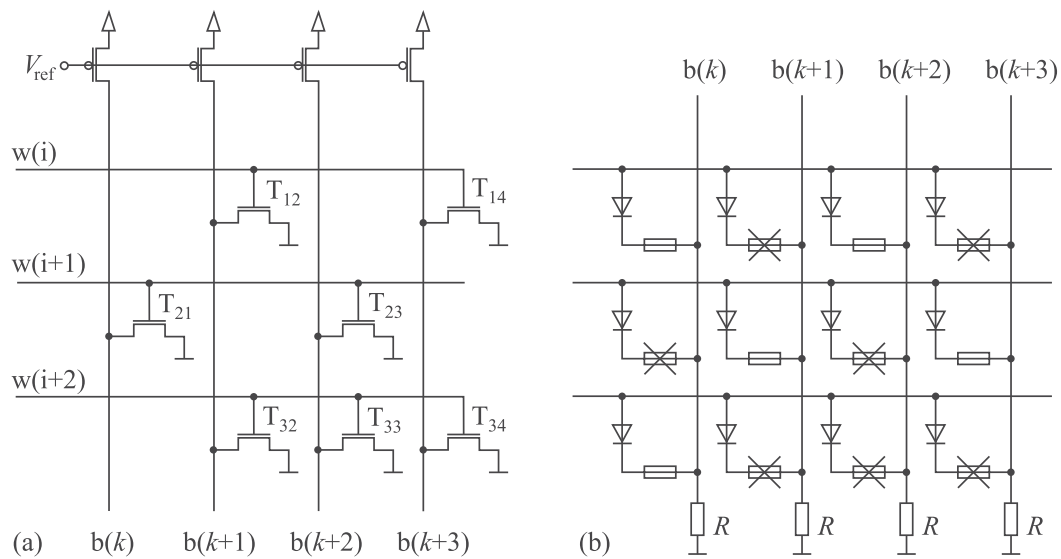


Abbildung 1.3: Zellenfeld nichtflüchtiger Speicher. (a) CMOS-ROM (maskenprogrammiert) und (b) PROM (anwenderprogrammierbar) [11].

Abb. 1.3a zeigt ein maskenprogrammiertes CMOS-ROM- und Abb. 1.3b ein PROM-Zellenfeld. Beide Zellenfelder enthalten den gleichen Speicherinhalt. Das PROM-Zellenfeld besteht aus Dioden und Sicherungen. Die Sicherungen können in einem Programmiervorgang durchgeschmolzen (Kreuz) werden und damit die elektrische Verbindung unterbrechen.