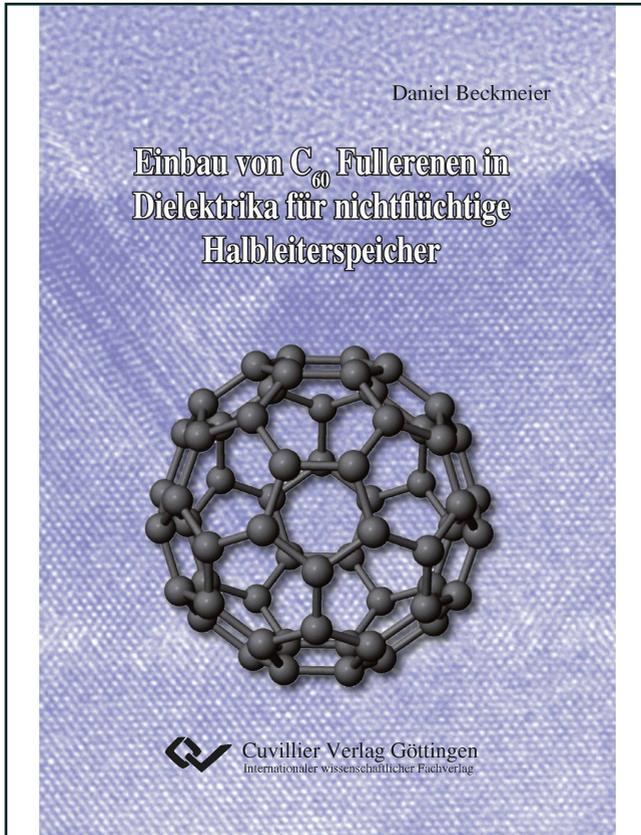




Daniel Beckmeier (Autor)
**Einbau von C₆₀ Fullerenen in Dielektrika für
nichtflüchtige Halbleiterspeicher**



<https://cuvillier.de/de/shop/publications/6525>

Copyright:
Cuvillier Verlag, Inhaberin Annette Jentsch-Cuvillier, Nonnenstieg 8, 37075 Göttingen,
Germany
Telefon: +49 (0)551 54724-0, E-Mail: info@cuvillier.de, Website: <https://cuvillier.de>



Inhaltsverzeichnis

1	Einleitung	1
2	Theoretische Grundlagen	5
2.1	C ₆₀ Fulleren	5
2.1.1	Aufbau des Moleküls	6
2.1.2	Chemische Eigenschaften: Bindung und Stabilität . . .	7
2.1.3	C ₆₀ als Festkörper und als dünne Oberflächenschicht .	9
2.1.4	Elektronische Eigenschaften der Moleküle	10
2.2	MIS Kapazitäten	12
2.3	Analyse von MIS Dioden durch Kapazitätsmessungen	18
2.4	Schottky-Kontakte	22
2.5	Speicherzellen	22
3	Ladungsträgertransport durch Dielektrika	27
3.1	Direktes Tunneln	28
3.2	Fowler-Nordheim-Tunneln	30
3.3	Haftstellenassistiertes Tunneln	33
3.3.1	Modell mit isotroper Haftstellenverteilung fester Ener- gie von Fleischer	35
3.3.2	Modell mit fester Haftstellenposition von Lenski . . .	38
3.4	Poole-Frenkel Effekt	41
3.5	Feldüberhöhung durch Polyoxide	42
4	Methoden	43
4.1	Technologie	43
4.1.1	UHV-Anlage P4	44
4.1.2	Linienprozesse	47
4.2	Analytik	49
4.2.1	STM	49
4.2.2	AFM	49



Inhaltsverzeichnis

4.2.3	Transmissionselektronenmikroskopie	50
4.2.4	NEXAFS	52
4.3	Elektrische Messtechnik	52
5	Untersuchung der Technologievarianten zur Probenherstellung	55
5.1	Aufbau der MOS-Kapazitäten	56
5.2	Einbetten von C ₆₀ Molekülen in Dielektrika-Stapel	57
5.3	Abscheidedielenikum auf den C ₆₀ Molekülen auf thermischem Siliziumoxid	60
5.4	Überwachsen der C ₆₀ auf thermischem Oxid in situ mit ESV-SiO ₂	63
5.5	Überwachsen der C ₆₀ mit Silizium und Oxidieren durch die Schicht hindurch	64
5.5.1	Thermische Niedertemperaturoxide	64
5.5.2	Deposition der C ₆₀ Moleküle	66
5.5.3	Einbetten der C ₆₀ in kristallines Silizium	69
5.5.4	NEXAFS-Messungen an C ₆₀ in kristallinem Silizium	71
6	Einbetten von C₆₀ in amorphes Silizium mit anschließender Oxidation	75
6.1	Schichtdicken-Testprobe	76
6.2	RCA-gereinigte 25% einer Monolage C ₆₀ + 12nm α -Si Schicht	79
6.3	5% einer Monolage C ₆₀ überwachsen mit einer amorphen 4,5nm Siliziumschicht	81
6.4	Oxidierter 12nm α -Si+ 25% einer Monolage C ₆₀ Schichten	84
6.5	Rauheiten durch die thermische Desorption	86
6.6	Herstellung des Speicherschichtstapels für elektrische Messungen	88
6.7	Einfluss des Formiergas-Tempers auf die Proben	91
7	Elektrische Messungen an MOS Dioden mit C₆₀- Einbettung	93
7.1	Durchbruchmessungen	93
7.2	Kontrollprobe ohne C ₆₀	97
7.2.1	Strom-Spannungs-Messungen	97
7.2.2	CV-Messungen: Kontrollprobe ohne C ₆₀	101
7.3	Speicherdiode mit 5% einer Monolage C ₆₀	103
7.4	Diskussion	110
7.4.1	Transportmechanismus	110



7.4.2 Ladeeffekt	113
7.5 Effekt variierender Ladespannungen auf die Diodeneigenschaften	117
7.6 Zeitliches Entladeverhalten der Dioden	122
7.7 Dioden mit 25% einer Monolage C ₆₀	126
8 Zusammenfassung und Ausblick	133
Nomenklatur	137
Literaturverzeichnis	141
Danksagung	155