



Jürgen Ruf (Herausgeber)  
Dirk Allmendinger (Herausgeber)  
Matteo Michel (Herausgeber)

**MBMV 2014**

*Methoden und Beschreibungssprachen zur Modellierung und  
Verifikation von Schaltungen und Systemen*



<https://cuvillier.de/de/shop/publications/6629>

Copyright:

Cuvillier Verlag, Inhaberin Annette Jentsch-Cuvillier, Nonnenstieg 8, 37075 Göttingen, Germany  
Telefon: +49 (0)551 54724-0, E-Mail: [info@cuvillier.de](mailto:info@cuvillier.de), Website: <https://cuvillier.de>

# Inhaltsverzeichnis

<b>Programmkomitee.....</b>	<b>11</b>
<i>Manuel Gesell, Felipe Bichued, and Klaus Schneider</i>	
<b>Using Different Representations of Synchronous Systems in SAL.....</b>	<b>13</b>
<i>Karsten Scheibler, Bernd Becker</i>	
<b>Implication Graph Compression inside the SMT Solver iSAT3.....</b>	<b>25</b>
<i>Christian Appold</i>	
<b>A New Approach to Use Partial Results During Image Computation in BDD Based Symbolic Model Checking .....</b>	<b>37</b>
<i>Bastian Koppelman, Markus Becker und Wolfgang Müller</i>	
<b>Portierung der TriCore-Architektur auf QEMU.....</b>	<b>49</b>
<i>Hanno Eichelberger, Patrick Heckeler, Jürgen Ruf, Stefan Huster, Sebastian Burg, Thomas Kropf, Wolfgang Rosenstiel, Thomas Greiner</i>	
<b>Erkennen von Speicherverletzungen im Testbetrieb von eingebetteter Software .....</b>	<b>61</b>
<i>Mohamed Ammar Ben Khadra, Yu Bai, Klaus Schneider</i>	
<b>Synthesis of Distributed Synchronous Specifications to SystemoC .....</b>	<b>71</b>
<i>Kristin Krüger, Carna Radojicic, Christoph Grimm</i>	
<b>Semi-Symbolische Analyse eines <math>\Sigma\Delta</math>-Modulators .....</b>	<b>83</b>
<i>Maarten Boersma, Ulrike Schmidt, Markus Kaltenbach</i>	
<b>Automatic detection of sticky clock gating functions.....</b>	<b>93</b>
<i>Roberto Urban, Kai Lehninger, Maximilian Heyne, Mario Schölzel, H.T. Vierhaus</i>	
<b>Vergleich der Beschreibung und Simulation einer Befehlssatzarchitektur in LISA und CoMet .....</b>	<b>101</b>

<i>Christoph Kuznik, Bertrand Defo und Wolfgang Müller</i>	
<b>Semi-automatische Generierung von Überdeckungsmetriken mittels methodischer Verifikationsplan-Verarbeitung .....</b>	<b>113</b>
<i>Stefan Huster, Merdin Macic, Sebastian Burg, Hanno Eichelberger, Patrick Heckeler, Jürgen Ruf, Thomas Kropf and Wolfgang Rosenstiel</i>	
<b>Increasing Software Reliability by Integrating Formal Verification and Robustness Testing .....</b>	<b>125</b>
<i>Rafal Baranowski, Michael A. Kochte, Hans-Joachim Wunderlich</i>	
<b>Verifikation Rekonfigurierbarer Scan-Netze .....</b>	<b>137</b>
<i>Christian Bartsch, Carlos Villarraga, Bernard Schmidt, Dominik Stoffel, Wolfgang Kunz</i>	
<b>Efficient SAT/Simulation-based model generation for low-level embedded software ..</b>	<b>147</b>
<i>Konrad Möller, Martin Kumm, Björn Barschtipan, Peter Zipf</i>	
<b>Dynamically Reconfigurable Constant Multiplication on FPGAs .....</b>	<b>159</b>
<i>Martin Kumm, Peter Zipf</i>	
<b>Efficient High Speed Compression Trees on Xilinx FPGAs .....</b>	<b>171</b>
<i>Robert Fischbach, Michael Dittrich, Andy Heinig</i>	
<b>Effizienter Design Rule Check von 3D Systemaufbauten mit einer hierarchischen XML-basierten Modellierungssprache .....</b>	<b>183</b>
<i>Sebastian Burg, Patrick Heckeler, Stefan Huster, Hanno Eichelberger, Jörg Behrend, Jürgen Ruf, Thomas Kropf, Oliver Bringmann</i>	
<b>LoCEG: Local Preprocessing in SAT-Solving through Counter-Example Generation</b>	<b>193</b>
<i>Niels Thole, Görschwin Fey</i>	
<b>Equivalence Checking on System Level using Stepwise Induction .....</b>	<b>197</b>
<i>Aljoscha Windhorst, Hoang M. Le, Daniel Große, Rolf Drechsler</i>	
<b>Funktionale Abdeckungsanalyse für C-Programme .....</b>	<b>201</b>

*Vladimir Kolchuzhin, Jan Mehner, Milind Shende, Erik Markert, Ulrich Heinkel,  
Christian Wagner, Thomas Gessner*

**System Level Modeling of Piezoresistive Effect of Carbon Nanotubes for Sensor  
Application..... 205**

*S. Stieber, Johann-P. Wolff, Ch. Haubelt, Rainer Dorsch*

**Hybride Prototypisierung eines Sensorsubsystems..... 209**

*Mathias Soeken, Max Nitze, Rolf Drechsler*

**Formale Methoden für Alle (Erweiterte Zusammenfassung)..... 213**

*Heinz Riener, Oliver Keszocze, Rolf Drechsler, Görschwin Fey*

**A Logic for Cardinality Constraints (Extended Abstract)..... 217**